

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: **08046112 A**(43) Date of publication of application: **16.02.96**

(51) Int. Cl.

H01L 23/50
C23C 18/42
(21) Application number: **06179189**(22) Date of filing: **29.07.94**(71) Applicant: **SANYO ELECTRIC CO LTD**
 (72) Inventor: **TANAKA YAICHI**
KOBAYASHI EIICHI

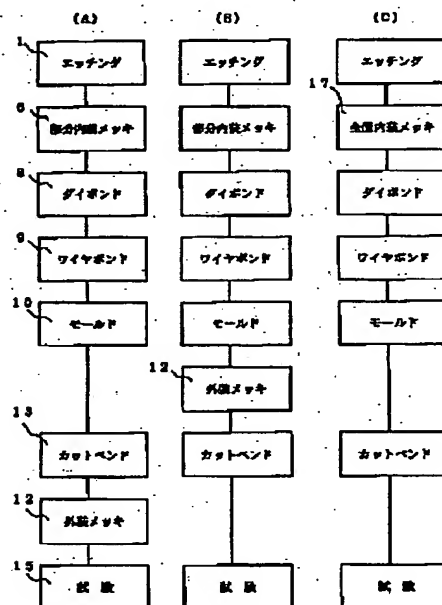
(54) MANUFACTURE OF SEMICONDUCTOR DEVICE

(57) Abstract:

PURPOSE: To provide solderless external plating and to prevent the corrosion of battery.

CONSTITUTION: Plating is applied to a lead frame partially as an internal plating process 6, and die bond process 8, wire bond process 9 and mold process 10 are applied. A cut bend process 13 for separating individual semiconductor element immediately after molding is performed and, in succession, the tip portion of lead is covered with a plate layer by applying an external plating process 12. A cut surface of a lead tip is all covered with a plated metal by applying external plating after the cut bend.

COPYRIGHT: (C)1996,JPO



(10) 日本国特許庁 (J.P.)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-46112

(43) 公開日 平成8年(1996)2月16日

(51) Int. Cl.⁶

H01L 23/50

C23C 18/42

識別記号

D

片内整理番号

P I

技術表示箇所

審査請求 未請求 請求項の数6 OL (全5頁)

(21) 出願番号 特願平6-179189

(22) 出願日 平成6年(1994)7月29日

(71) 出願人 00001889

三洋電機株式会社

大阪府守口市京阪本通2丁目5番5号

(72) 発明者 田中 弥一

大阪府守口市京阪本通2丁目5番5号 三

洋電機株式会社内

(72) 発明者 小林 栄一

大阪府守口市京阪本通2丁目5番5号 三

洋電機株式会社内

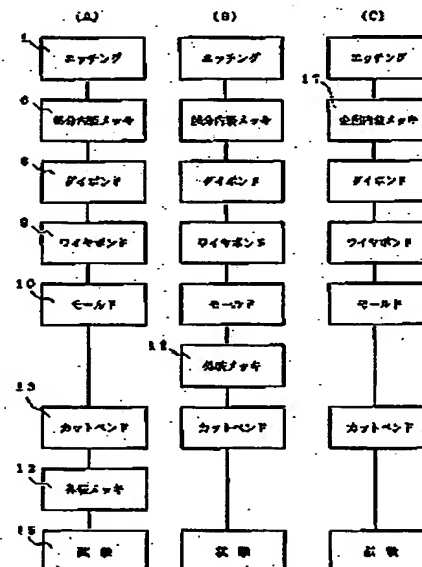
(74) 代理人 弁理士 岡田 敬

(54) 【発明の名称】 半導体装置の製造方法

(57) 【要約】

【目的】半田レスの外装メッキを提供すると共に、電池腐食をも防止することができる半導体装置の製造方法を提供する。

【構成】リードフレームに部分的にメッキを施して内装メッキ工程6とし、ダイボンド工程8、ワイヤボンド工程9、モールド工程10を施す。モールドした後直ちに個々の半導体素子に分離するカットベンド工程13を行い、続いて外装メッキ工程12を施すことによりリード先端部分をメッキ層で被覆する。カットベンド後に外装メッキを施すことにより、リード先端の切断面を全てメッキ層で被覆する。



(2)

特開平8-46112

1

【特許請求の範囲】

【請求項1】 リードフレームにダイボンド工程、ワイヤボンド工程およびモールド工程を施す工程と、前記リードフレームをカットベンドして個々の素子に分離する工程と、

前記カットしたリードの切断面を含みモールド樹脂の外部に露出するリード表面に外装メッキとしての貴金属メッキを施す工程と、を具備することを特徴とする半導体装置の製造方法。

【請求項2】 前記貴金属メッキがPd又はPd合金、Au又はAu合金、Ag又はAg合金、のうちの一つであることを特徴とする請求項1記載の半導体装置の製造方法。

【請求項3】 前記貴金属メッキが化学メッキによることを特徴とする請求項1記載の半導体装置の製造方法。

【請求項4】 前記リードフレームのタブ部とリードのボンディングエリアに内装メッキを施してあることを特徴とする請求項1記載の半導体装置の製造方法。

【請求項5】 前記内装メッキと外装メッキとがPd又はPdアロイメッキであることを特徴とする請求項4記載の半導体装置の製造方法。

【請求項6】 前記内装メッキがAgメッキ、前記外装メッキがPdまたはPdアロイメッキであることを特徴とする請求項4記載の半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、特にリードフレームの半田メッキを廃止した半導体集積回路の製造方法に関する。

【0002】

【従来の技術】 集積回路のリードフレームに対しては、半導体チップの接着性、及びボンディングワイヤの接着性を円滑に行うために、表面に内装メッキとしての金メッキまたは銀メッキを施すことが多い。この場合、メッキする範囲によってリードフレームの全面にメッキを施す全面メッキ法と、半導体チップのチップ搭載部分とボンディングワイヤの接着部分にのみメッキを施す部分メッキ法とに分類され、後者の方が使用する貴金属の絶対量が少ないのでコスト適に望ましいとされている（たとえば、特公昭63-49382号）。半導体集積回路装置の製造は、このような内装メッキを施したリードフレームに、ダイボンド、ワイヤボンド、および樹脂モールド工程を施して行われる。

【0003】 上記の内装メッキに対し、樹脂モールド後に樹脂の外部に露出されたリードに対して行うメッキを外装メッキと言う（リードフィニッシュとも言う）。外装メッキは半導体装置を実装する際に実装基板の接続端子とリードとの電気的接続を容易ならしめる目的で施すもので、材料としては安価で信頼性の高い半田が多用されており、手法としては単体トランジスタなどのピンピ

2

ッチが大きいものに適用される半田ディップ法と、大規模集積回路等のピンピッチの狭い半導体装置に適用される半田メッキ法が一般的である。半田ディップ法は極めて厚い膜圧の半田をコーティングするため、ピンピッチの狭いリードフレームではブリッジが生じて実用的でない。半田メッキ法が使用されている。

【0004】 ところで、近年環境問題が急浮上していることから、半田に含まれるPbもその対象となりつつある。従って半導体装置製造の分野においても、半田レスの外装メッキを実現することが急務になりつつある。他方、特にピン数の多いASIC、マイコン等の分野では、各社リードタイムを短縮することが急務になっている。短縮する一つの手法として、リードフレームの全面に金属メッキを施して内装、外装メッキとし、樹脂モールド後のリードフィニッシュを省略する検討も始まっている。工程を一つ減らせれば、その分工期を短縮できる、というものである。

【0005】 これらの事情を受け、半田にとって代わる外装メッキ材料として、その耐食性と信頼性の点で、Au、Ag、Pd等の貴金属類が注目されている。特にPdはAuに比較してコストが安く、Agマイグレーションの心配がない等の優れた特徴を有するので、現在多様な手法が検討されているものである。

【0006】

【発明が解決しようとする課題】 しかしながら、ダイボンド前に施す金属メッキをもってリードフィニッシュとすることは、リードフレームの状態から個別の半導体素子にカットベンドした後で、リードフレームの素子が切断面に露出することを意味する。このことは、リードフレームの素材と被覆金属との間で金属間電界が生じ、水分の介在によって電界腐食が進行することを意味する。半田メッキでは前記電界が小さいので電界腐食の発生は殆どないが、貴金属類では前記電界が大きいので腐食の進行が進行が極めて速い。また、進行の度合いはリードフレームの素材によっても左右され、銅系の素材よりは、微細加工に適した鉄系の素材の方が前記電界が大きいので腐食の進行も速い。

【0007】

【課題を解決するための手段】 本発明は上記従来の課題に鑑みなされたもので、内装メッキと外装メッキとを別個に施すものとし、樹脂モールドおよびリードフレームのカットベンド後にリードフィニッシュを行うことにより、電界腐食の発生を防止した半導体装置の製造方法を提供するものである。

【0008】

【作用】 本発明によれば、カットベンド後にリードフィニッシュを行うので、切断面を全て金属メッキで覆うことができる。従って、外気からリードフレームの素材を遮断できるので、電界腐食の発生を完全に防止できる。

【0009】

50

(3)

特開平8-46112

3

【実施例】以下に本発明の一実施例を図面を参照しながら詳細に説明する。図1は本発明による製造フローと従来の製造フローとを比較するためのフロー図である。図1(A)は本発明の製造フローを、図1(B)は内装メッキと外装メッキ(半田メッキ)との組み合わせによる第1の従来の製造フロー、図1(C)はPd等の全面メッキを施すことにより外装メッキ(半田メッキ)を省いた第2の従来の製造フローを各々示している。

【0010】図2はQFP(クワッド・フラット・パッケージ)型半導体装置に使用されるリードフレームを示す平面図、図3は組立工程を終了した状態でのリードの先端部を示す斜視図であり、図3(A)が従来の装置を、図3(B)が本発明の装置を示す。以下、本発明の製造フローを従来のフローと比較しつつ説明する。

【0011】先ずリードフレームを準備する。リードフレームは、一定厚みの板状材料をエッチング又は打ち抜き加工(1)することにより所望形状のパターンに形成したものである。材料はCu系の合金か、又は鉄系の合金(42アロイ等)である。銅系の素材は熱伝導率に優れるのでパワー系の半導体装置に適しており、鉄系のリードフレームは微細加工が可能であることから、多ピン又は表面実装用などのピンピッチが狭い半導体装置に適しているという特徴を各々有する。その構造を図2に示す。半導体チップを固着するためのタブ部(2)と、チップと外部との電気的接続をとるためのリード(3)群と、これらを保持するための枠体(4)、およびタブ部(2)を枠体(4)に保持するための吊りリード(5)からなる。尚、図2ではリードフレームの一部しか図示していないが、実際は図2と同じパターンが複数個並列に形成された矩形状のフレームである。

【0012】続いて、内装メッキ工程(6)を施してリードフレームの表面にダイボンド及びワイヤボンド用の金属メッキを施す。メッキする領域は、図2の図示一点鎖線(7)に示すように、半導体チップを搭載するタブ部(2)と、タブ部(2)に近接するリード(3)の先端部を含むボンディングエリアの表面である。メッキ材料は、Au、Ag、Pdなどの貴金属類である。このメッキは半導体チップとタブ部(2)との電気的接続を容易ならしめるほか、半導体チップ表面のパッドとリード(3)先端部とをワイヤボンディングする際の電気的接続を容易ならしめるものである。尚、素材との密着性その他により、リードフレーム全体に又は前記ボンディングエリアに部分的にNiメッキ等を施してから前記貴金属メッキを施しても良い。

【0013】以上がリードフレームの製造フローである。以降は、半導体装置の製造フローになる。先ず半導体チップをタブ部(2)に固着するダイボンド工程(8)を行う。タブ部(2)上にAgペースト等の溶ダ材料を供給し、タブ部(2)を加熱しつつ半導体チップを載置し、これを固着する。

4

【0014】続いて、固着した半導体チップ上のボンディングパッドとリード(3)とを接続するワイヤボンド工程(9)を行う。Au、Agなどの細線により前記ボンディングパッドとリード先端部を接続する。続いて、固着した半導体チップを含み主要部を熱硬化性樹脂により封止するモールド工程(10)を行う。リードフレームを金型にセットし、図2の図示一点鎖線(11)の部分で封止する。

【0015】以上までの工程は、図1(B)に示した第1の従来の工程と特に変わるところはない。しかし以下の工程が異なる。

図1(B)のフローでは、モールド工程(10)の後にリード(3)の外装メッキ工程(12)を配置していた。外装メッキ工程(10)は樹脂の外部に露出するリード(3)の表面に実装用の金属メッキを施す工程であるが、本発明の製造方法では図1(A)に示すようにモールド工程(10)の後直ちにカットベンド工程(13)に移行する。

【0016】カットベンド工程(13)は、個々の半導体装置を図2の図示一点鎖線(14)の位置で枠体から分離するための工程で、多くは、樹脂の外部に露出したリード(3)を実装用に折り曲げる(リードフォーミング)工程を伴う。その後、本願の特徴とするように、樹脂の外部に露出したリード(3)に金属メッキを施す外装メッキ工程(12)を行う。個々の半導体装置が分離した状態でメッキを行うので、メッキ手法は電解が不要な無電解メッキ(化学メッキ)とする。材料はAu、Ag、またはPd等の貴金属である。

【0017】その後、試験測定工程(15)を行って組立工程を終了する。図1(A)のフローと図1(B)のフローとで完成後のリード(3)の先端部を比較すると図3(A)(B)に示すとおりになる。すなわち、図1(B)の製造フローでは外装メッキ工程(12)の後にカットベンド工程(13)を配置するので、リード先端の切断面(16)に図3(B)に示すようにリードフレームの素材が露出するのに対し、本発明のフローで製造することにより、図3(A)に示すようにリードの切断面(16)を外装メッキ工程(12)で形成した金属メッキで全面を被覆することができる。外装メッキとして半田メッキを用いることができればこの手法で何等問題は無いが、外装メッキとして貴金属類を用いなければならない状況下においては、素材が露出することは電池腐食を発生させるという点で致命的である。

【0018】すなわち本発明の製造方法によれば、カットベンド工程(13)による切断面(16)が貴金属メッキ層により被覆されるので、切断面(16)にリードフレーム素材が露出せず、リードフレームの素材を外気から遮断できる。よってリードフレームの素材とメッキ金属との間に金属間化合物があっても、外気の水分などが介在できないので、電池腐食の発生を完全に防止でき

(4)

特開平8-46112

5

6

る。

【0019】切断面(16)にリードフレーム素材を露出しない点は、図1(C)の方法と比較しても同じである。図1(C)の工程は全面内装メッキ(17)をもって外装メッキに代えるものであるが、カットベンド後に素材が露出することから、電池腐食は避けられない。

尚、無電界メッキは膜厚の制御性が高い反面、メッキ速度が1時間当たり1〜2μと遅い方式である。一方、信頼性の高い接合をとるために半田メッキでは数μもの厚メッキが必要とされるのに対し、Pdは同じ信頼性を得るために少ない膜厚で済む。たとえば、Pdの0.1μは半田の10μに相当する。従って、外装メッキとしてPdを選択すると、製造工程に要する時間を短縮できるというメリットがある。

【0020】また、本発明の方法は、図1(C)の方法に比べて、メッキに要する貴金属量の全体量を減らせるというメリットがある。しかも、内装メッキとして安価なAgメッキを施せば、さらにコストダウンが可能である。

*【0021】

【発明の効果】以上に説明した通り、本発明によれば、半田に変わる外装メッキを提供できるので、環境問題に対して寄与できる利点を有する。また、カットベンド後に外装メッキを施すフローとしたので、リードフレームの素材を露出することが無く、よってリードフレームの素材とメッキ金属との間で発生する電池腐食を完全に防止できる利点を有する。さらに、図1(C)の手法と比較して、高価な貴金属メッキを内装と外装とに分断したので、貴金属の使用量を減らしてコストダウンが可能である利点を有する。さらに、外装メッキとしてPdメッキと無電界メッキとの組み合わせを用いれば、外装メッキに要する処理時間を極めて短くできるので、図1(C)の手法と比較しても全体の製造に要する時間を同等のレベルにまで短縮することができる。

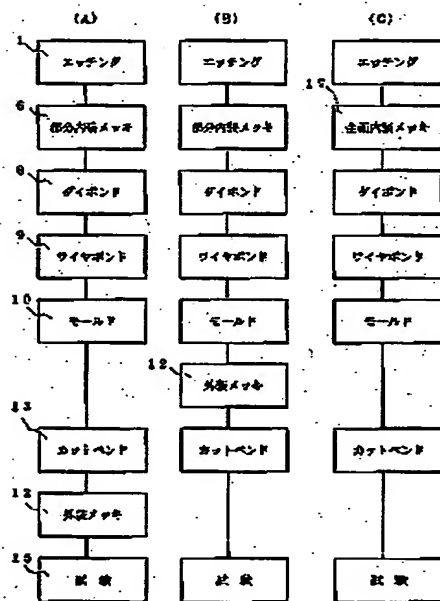
【図面の簡単な説明】

【図1】本発明を説明するための工程フロー図

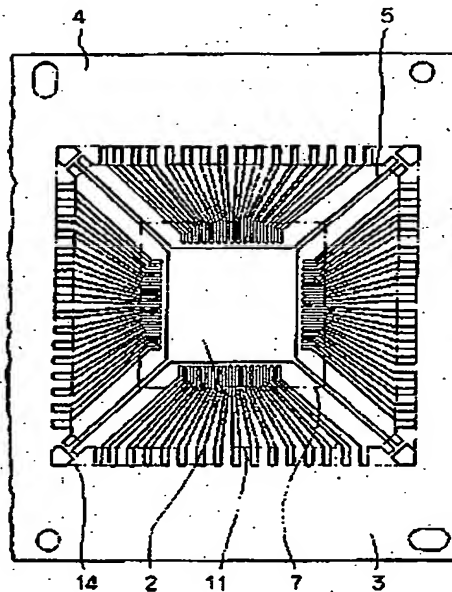
【図2】リードフレームを示す平面図

【図3】リードの先端部を示す斜視図

【図1】



【図2】



(5)

特開平8-46112

【圖3】

